

# BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-027549

(43)Date of publication of application : 14.02.1984

(51)Int.Cl.

H01L 23/12  
H01L 23/48

(21)Application number : 57-135412

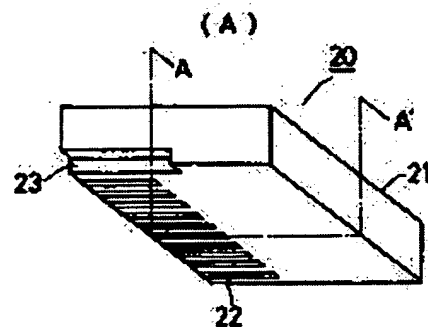
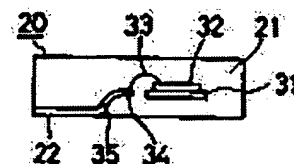
(71)Applicant : TOSHIBA CORP

(22)Date of filing : 03.08.1982

(72)Inventor : MORIKURI AKIRA  
SUGINO EITARO**(54) SEMICONDUCTOR DEVICE****(57)Abstract:**

**PURPOSE:** To provide a semiconductor device having a compact package simply handled by providing an enclosure for protecting a semiconductor pellet, bonding fine wirings, inner leads and joint leads, exposing part of outer leads to become electrode surface and securing at least one surface of other surfaces to the enclosure.

**CONSTITUTION:** The electrode surface of outer leads 22 is buried on the same surface as the bottom of an enclosure 21 in one row on the bottom surface of the enclosure 21. A semiconductor pellet 32 placed on a mount 31 is connected via fine wirings 33 to inner leads 34. Joint leads 35 are formed to lead the leads 34 to outer leads 22. Then, a mount 31, a semiconductor pellet 32, bonding fine wirings 33, inner leads 34 and joint leads 35 are covered with the enclosure 21 and protected.

**(B)****LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—27549

⑤ Int. Cl.<sup>3</sup>  
H 01 L 23/12  
23/48

識別記号

庁内整理番号  
7357—5F  
7357—5F

⑬ 公開 昭和59年(1984)2月14日

発明の数 1  
審査請求 未請求

(全 6 頁)

⑭ 半導体装置

⑯ 特 願 昭57—135412

⑰ 出 願 昭57(1982)8月3日

⑱ 発 明 者 森栗章

川崎市幸区小向東芝町1番地東  
京芝浦電気株式会社トランジス  
タ工場内

⑲ 発 明 者 杉野栄太郎

川崎市幸区小向東芝町1番地東  
京芝浦電気株式会社トランジス  
タ工場内

⑳ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

㉑ 代 理 人 弁理士 鈴江武彦 外2名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) マウント部に設置された半導体ペレットと、上記半導体ペレットにボンディング細線にて接続されたインナーリードと、上記インナーリードを延長したジョイントリードと、上記半導体ペレット、上記ボンディング細線、上記インナーリード及び上記ジョイントリードを保護する外囲器と、上記外囲器に少なくとも一面固着し、他の面のうち少なくとも一部電極面が露出しており上記ジョイントリードに接続しているアウターリードとを具備したことを特徴とする半導体装置。

(2) 上記外囲器表面にアウターリードの一面を固着し、対向する面に形成された電極面が上記外囲器表面から突出していることを特徴とする特許請求の範囲第1項記載の半導体装置。

(3) 上記外囲器内にアウターリードの少なく

とも一部を埋設し、電極面を露出したことを特徴とする特許請求の範囲第1項記載の半導体装置。

(4) 上記外囲器表面と上記アウターリードの電極面が同一平面上に配置されていることを特徴とする特許請求の範囲第3項記載の半導体装置。

(5) 上記外囲器表面より凹んだ位置にアウターリード電極面が配置されていることを特徴とする特許請求の範囲第3項記載の半導体装置。

(6) 上記アウターリードの一部を上記外囲器の一部で覆うことを特徴とする特許請求の範囲第5項記載の半導体装置。

(7) 上記アウターリードを複数平行に配置することを特徴とする特許請求の範囲第1項記載の半導体装置。

(8) 上記複数平行に配置されたアウターリード群を上記外囲器の対向する面に設けたことを特徴とする特許請求の範囲第7項記載の半導体装置。

(9) 上記複数平行に配置されたアウターリード群を上記外周器と同一表面の対向する方向に設けることを特徴とする特許請求の範囲第7項記載の半導体装置。

(10) 上記アウターリードを複数放射状に配置することを特徴とする特許請求の範囲第1項記載の半導体装置。

### 3. 発明の詳細な説明

#### 〔発明の技術分野〕

この発明はアウターリードの突出を押えた半導体装置に関する。

#### 〔発明の技術的背景〕

従来の半導体装置、特にIC(集積回路)のパッケージ形状はSIP(Single In-Line Package)、DIP(Dual In-Line Package)、フラット・パッケージ等であり、そのパッケージの材質としてセラミック、レジンモールド等が使用されている。従来のレジンモールドDIPパッケージを第1図を用いて説明する。まず、第1図(A)は、リードフレーム11のペッド部(図示せず)にベ

レット(図示せず)を搭載した後、ワイヤボンディングを行ない、上記ペレットをレジンモールドで封止した図を示している。そして、第1図(A)に示したリードフレーム11を外周器としての各レジンモールド12毎に切断する。ここで、13はアウターリードである。そして、第1図(B)に示したアウターリード13を折曲げることにより第1図(C)に示すようにレジンモールドDIPパッケージが完成する。

#### 〔背景技術の問題点〕

そして、第1図(C)に示すような半導体装置をまとめて運搬した時には互いに隣接する半導体装置のアウターリード13がからみ合ったりアウターリード13が折曲がったりして、1つの半導体装置を取出すのに労力を要するという欠点があった。また、ソケットに第1図(C)に示したような半導体装置を突装する場合、アウターリード13が曲がっていた場合には突装することはできないと共に、アウターリード13が折曲がっていない場合でも突装中に折曲がってし

まうという欠点がある。一方、第1図(C)に示したような半導体装置を着脱する場合に、アウターリード13がソケットの内壁に押されて半導体装置のアウターリード13が変形してしまいう等取扱いが面倒である。さらに、第1図(C)に示した半導体装置はアウターリード13が長く突出しているので、半導体装置の運搬中や突装中にアウターリード13に力加わり、この力によって半導体装置内部に配置されている半導体チップやレジンモールドに圧力が加わるという欠点があった。さらにまた、第1図(C)に示した半導体装置の場合、第1図(B)に示したアウターリード13が通常プレスにより折曲げられるが、この際アウターリード13に加わった力によって内部の半導体チップに圧力が加わり、この加わった力によってインナーリードとレジンモールドとの間に空隙を生じ湿気等の不純物が半導体チップ内の能動領域に侵入し半導体装置の特性を劣化させていたという欠点があった。

#### 〔発明の目的〕

この発明は上記の点に鑑みてなされたもので、その目的は取扱いが簡便でコンパクトなパッケージ形状を有する半導体装置を提供することにある。

#### 〔発明の概要〕

マウント部に設置された半導体ペレットと、この半導体ペレットに接続されたボンディング細線、インナーリード、ジョイントリード、アウターリードと、この半導体ペレット、ボンディング細線、インナーリード、ジョイントリードを保護する外周器とからなり、アウターリードの一部が露出して電極面となり、他面のうち少なくとも一面が外周器に固着している半導体装置である。

#### 〔発明の実施例〕

以下、図面を参照してこの発明の一実施例を説明する。第2図(A)はこの発明の一実施例に係る半導体装置を示す斜視図で、同図(B)は同図(A)に示した半導体装置のA-A'断面図である。第2図において、21はレジンモールドからなる

外周器である。上記外周器21の底面には一列にアウターリード22の電極面が上記外周器21の底面と同一平面上に埋設されている。また、23は半導体装置20をソケットに実装する際にガイドとして使用される切欠き部である。

次に、第2図(B)を用いて同図(A)に示した半導体装置20のA-A'断面図を説明する。第2図(B)において、マウント部31上に載置された半導体ペレット32はボンディング細線33によりインナーリード34に接続されている。上記インナーリード34をアウターリード22に導くためにジョイントリード35が形成されている。そして、上記マウント部31、半導体ペレット32、ボンディング細線33、インナーリード34、ジョイントリード35は上記外周器21により被覆保護されている。

従って、上記実施例においては外周器21と同一平面上にアウターリード22の電極面が形成されているため、アウターリード22を引掛けることはないため半導体装置20の整理、保

管が簡単である。

次に、この発明の他の実施例を第3図を用いて説明する。第3図においては、アウターリード22の電極面が上記外周器21の底面より突出している。ここで、半導体装置20の内部構造は第2図(B)と同様に構成してある。

上記したようにこの発明の他の実施例によればアウターリード22の電極面が外周器21より突出しているため、アウターリード22は外部取出し電極としても、ソケットへ実装する際のガイドとしても使用することができる。

さらに、この発明の他の実施例を第4図を用いて説明する。第4図においては、アウターリード25の電極面が外周器21の表面から凹んだ位置に配置されている。

上記したようにこの発明の他の実施例によれば、アウターリード25の電極面が外周器21表面から凹んだ場所に配置されているため、外部からの衝撃に対してアウターリード25を保護することができる。この第4図の例では、

アウターリード25はその側縁部まで外周器21の材料で被われているが、アウターリード25はその幅全体にわたって上記凹みの部分から露出しているもよい。例えば機械強度の要求または接触抵抗の要求などに応じ、その適用を選択すればよい。

さらに、この発明の他の実施例を第5図を用いて説明する。同図においては、DIP型の半導体装置の断面を示しておく。つまり、マウント部31上に載置された半導体ペレット32はボンディング細線41a及び41bにより、上下2段のインナーリード42a及び42bに接続されている。また、上記インナーリード42a及び42bはジョイントリード43a及び43bを介してアウターリード44a及び44bに接続される。上記アウターリード44a及び44bは上記外周器21の上面及び下面に沿って夫々突出している。

上記したようにこの発明の第5図の実施例による半導体装置は半導体ペレット32の近傍の

極めて狭い領域に多数のインナーリードが必要である場合に有効である。

さらに、この発明の他の実施例を第6図を用いて説明する。第6図(A)において、マウント部31上に載置された半導体ペレット32はボンディング細線41a及び41bにより左右のインナーリード42a及び42bに接続されている。また、上記インナーリード42a及び42bはジョイントリード43a及び43bを介してアウターリード44a及び44bに接続されている。ここで、上記アウターリード44a及び44bの電極面は上記被覆膜21と同一平面上に形成されている。

そして、第6図(A)に示した半導体装置20をソケット45に実装した場合を第6図(B)に示しておく。

上記したようにこの発明の他の実施例によれば、アウターリードが半導体装置と同一平面上に形成されているため、半導体装置をソケットに挿脱するときにアウターリードの折曲がり等

の恐れが全くなく取扱いが簡単である。

さらに、この発明の他の実施例を第7図を用いて説明する。第7図(A)は横型DIPパッケージの断面図を示している。同図(A)において、マウント部31上に載置された半導体ペレット32はボンディング細線41a及び41bにより左右のインナーリード42a及び42bに接続されている。また、上記インナーリード42a及び42bはジョイントリード43a及び43bを介してアウターリード44a及び44bに接続されている。ここで、上記アウターリード44a及び44bの電極面は被覆膜21表面から凹んだ場所に配置されている。したがって、このアウターリード44a、44bの両極面はその凹み内にて外部に対して露出している。

次に、第7図(A)に示した半導体装置20をボード51に実装する場合について第7図(B)を用いて説明する。第7図(B)はボード51に実装された半導体装置20を裏面から見た図である。同図(B)に示すように上記アウターリード44a、

44bは上記ボード51から延長されているリード52a、52b上に載置される。

つまり、第7図に示したこの発明の他の実施例によれば、アウターリード44a、44bを外周器21の一面にのみ配置しているため、このような半導体装置を実装する時の取扱いが容易である。

さらに、この発明の他の実施例を第8図を用いて説明する。第8図はフラットパッケージを示す斜視図である。同図において、外周器21の片面4方向にはアウターリード61a、61b、61c、61dが設けられている。そして、上記アウターリード61a～61dの電極面は上記外周器21と同一平面上に設けられている。

従って、上記したこの発明の他の実施例においてはアウターリードが外周器と同一平面上に形成されているためアウターリードを引掛けることはないため半導体装置の整理、保管が簡単である。また、この第8図の例では、アウターリードの配置が4方向になっているが、必要に

応じて、3方向に配列するも自由である。

さらに、この発明の他の実施例を第9図を用いて説明する。同図において、薄い円板状の外周器21には放射状にアウターリード22が埋設されており、上記アウターリード22の電極面は上記外周器21と同一平面上に形成されている。

上記したこの発明の他の実施例によれば、外周器21が円板状となっているため、腕時計等に有用である。

なお、上記したこの発明の実施例においては外周器用のパッケージ材として合成樹脂を説明したが、パッケージ材としてはセラミックでも良いことは勿論である。さらに、パッケージの形状としては直方体、正方体、立方体等の形状にも適用できることは勿論である。

#### 〔発明の効果〕

以上詳述したようにこの発明によれば、以下に記述するような効果を有している。

(1) アウターリードがパッケージからそのリ

ードの長さ方向に突出しておらず、パッケージ壁面に沿って固着しているためアウターリードの変形がない。

(2) アウターリードがパッケージからそのリードの長さ方向に突出していないため、アウターリードへの機械的歪により半導体装置内部へ圧力が加わり難くなり、外周器と共にペレットを保護することができる。

(3) アウターリードの変形がないため、実装およびソケットからの取りはずしが容易である。

(4) アウターリードがパッケージに固着されてコンパクトな形状となっているため、半導体装置の整理、保管や取扱いが容易である。

(5) アウターリードがパッケージ壁面に沿って一体化されているため、外部からの機械的衝撃に強く、アウターリードがパッケージより凹んだ場所に固着されている場合には特に機械的衝撃に強い。

#### 4. 図面の簡単な説明

第1図(A)ないし(C)は従来の半導体装置を説明

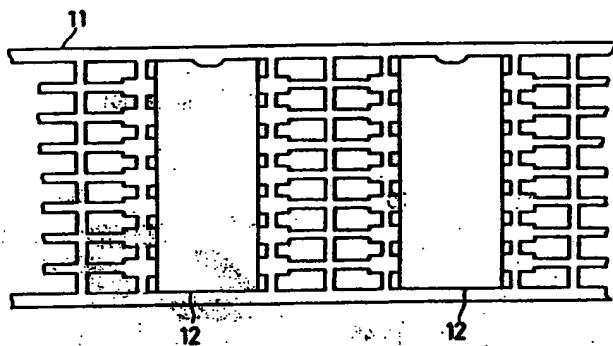
するための図、第2図(A)及び(B)はこの発明の一実施例を示す図、第3図ないし第5図、第6図(A)及び(B)、第7図(A)及び(B)、第8図ないし第9図はそれぞれこの発明の他の実施例を示す図である。

21…外囲器、22…アウターリード、33…ボンディング細線、34…インナーリード、35…ジョイントリード。

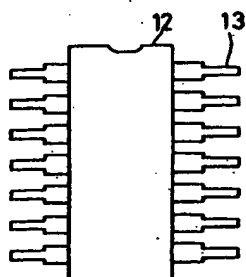
出願人代理人 弁理士 鈴 江 武 彦

第1図

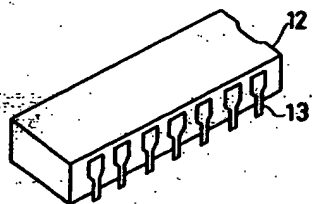
(A)



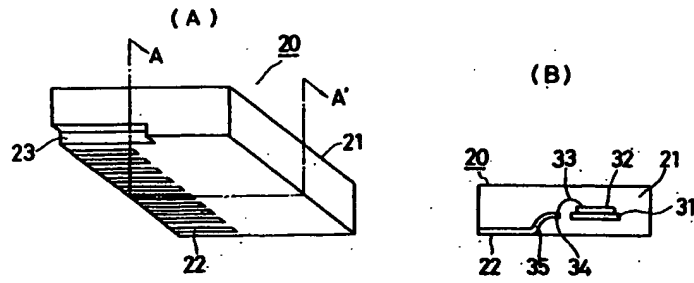
(B)



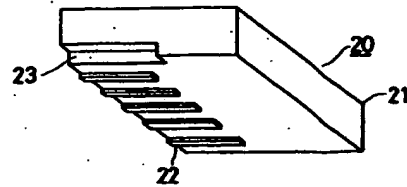
(C)



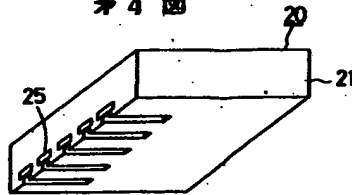
※ 2 図



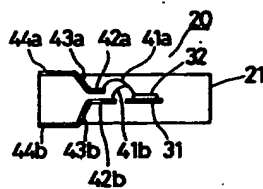
※ 3 図



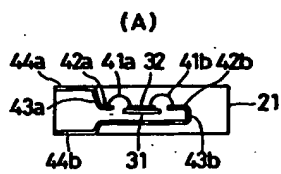
※ 4 図



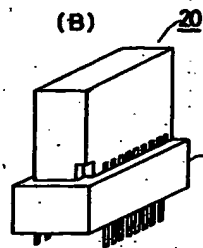
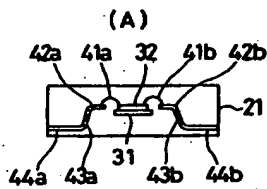
※ 5 図



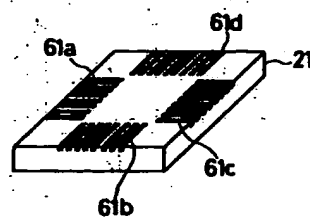
※ 6 図



※ 7 図



※ 8 図



※ 9 図





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**